



赵祯桦

23 岁

共青团员

南京大学

+86 18048570196

18048570196

522024230170@smail.nju.edu.cn

www.zhenye.online

教育背景



南京大学

电子科学与工程学院 | 集成电路工程 | 专业型硕士学位

2024.09 - 2027.06



南京大学

计算机科学与技术系 | 计算机科学与技术 | 学士学位

2020.09 - 2024.06

项目经历

• 支持 UFS2.1/4.1 协议的 LDPC 编解码器 IP 设计 企业合作项目 2025.06 - 2026.06

项目描述: 与晶存科技长期合作, 为其 NAND 闪存主控芯片开发支持 UFS 2.1/4.1 协议的 LDPC 编解码器 IP。本人作为项目负责人独立完成全流程开发, 从需求对接、算法设计、架构开发、功能验证到物理实现, 已实现 UMC 40nm 工艺流片, 并计划在三星 8nm 工艺节点完成新一代 IP 交付。

- 主导项目全流程: 需求对接与客户沟通, 制定详细开发计划, 统筹团队资源, 确保项目高效推进与按时交付;
- 算法性能仿真: 搭建基于 CUDA 的 GPU 加速仿真平台, 实现多码率模式下各类译码算法的快速性能评估与迭代优化;
- 架构与硬件设计: 创新性提出一种 QC-LDPC 硬解码算法 (硬件复杂度降低 55.5%, 吞吐率提升 75.6%, 相关成果已发表在 IEEE Transactions on VLSI Systems), 采用 Verilog 和 Chisel 实现编解码器硬件架构;
- 功能验证: 基于 VCS+VERDI 搭建 RTL 仿真验证平台, 编写 CModel 参考模型, 完成译码功能的动态验证与调试;
- 物理实现: 应用 DC 工具进行 RTL 综合与持续面积优化, 使用 Innovus 完成布局布线与时序收敛;
- FPGA 验证: 搭建 FPGA 验证平台, 结合编译码器与噪声发生器, 完成上板性能验证与交付。

• 基于 FPGA 的 RISC-V 五级流水线处理器设计与实现 个人比赛项目 2022.9 - 2023.12

项目描述: 自主设计并实现支持 RV32I 指令集的五级流水线 CPU, 在 Quartus 下使用 verilog HDL 语言进行硬件开发、用 C 语言进行软件开发的计算机系统并在 FPGA 开发板上完成测验, 能够运行简单的指令, 实现了基本的命令行功能并最终移植了基准测试程序 CoreMark 进行性能测试。

- 采用 IF-ID-EX-MEM-WB 五级流水线架构, 完整支持 RV32I 大部分指令集, 显著提升处理器吞吐率;
- 分析并解决数据冒险与控制冒险问题, 设计转发路径与分支预测机制, 保证多指令流正确执行;
- 集成 VGA、键盘、时钟等外设, 构建完整 SOC, 实现命令行交互功能;
- 编写 C 语言系统库与函数库, 完成 CoreMark 基准测试移植与性能评估, 深入理解计算机体系结构中的软硬件协同设计。

科研经历

• 新范式纠错码解码器芯片设计 2024.6 - 2025.5

经历描述: 该研究旨在利用光计算、存算一体等新范式进行纠错码解码器芯片设计, 以达到低功耗, 高吞吐的效果。

- 调研光计算等新范式的最新进展以及在人工智能芯片中的应用。
- 通过采用适合光计算的算法变换和精心设计的光路方案, 提出了一种新型电光解码器。
- 对所提出的电光解码器进行性能仿真、能效分析。
- 相关成果已经发表在期刊《IEEE Journal on Emerging and Selected Topics in Circuits and Systems》。

• 牛津大学数理金融课程项目 2024.7 - 2024.8

经历描述: “牛津大学数理金融课程项目”是南京大学工程管理学院与牛津大学数学系签署国际合作交流与研究协议, 与数理金融团队全面合作开展的课程项目。设置课程涵盖数理统计、机器学习、量化金融及前沿金融理论等多个板块。

- 获得海外学习交流经历, 拓展国际学术视野。
- 提升外语学习交流能力, 适应全英文课堂环境。
- 了解人工智能在金融领域的前沿应用。

科研成果

• 学术论文 发表论文 2 篇

- [1] Zhenye Zhao, Nai Lai* and Jin Sha*. High-Throughput LDPC Decoder for NAND Flash: Turbo Two-Bit Gradient Descent Bit-Flipping Algorithm and VLSI Architecture. *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*. doi: 10.1109/TVLSI.2026.3717043.

- [2] Zhenye Zhao, Fuhao Yu, Wei Jiang and Jin Sha*. Electro-Optical Reed-Muller Code Decoders Based on Integrated Optics. *IEEE Journal on Emerging and Selected Topics in Circuits and Systems*. doi: 10.1109/JETCAS.2025.3624556. (SCI Q2, IF = 3.7)

• 发明专利

申请专利 1 项

[1] 沙金, 赵祯烨. 一种集成光学里德穆勒码解码器芯片及光电系统. CN119696697A, 2025-03-25.

🔧 研究技能

- 专业技能
- 硬件开发:

* 熟悉 verilog、chisel 硬件开发语言，熟练使用 VCS、VERDI 进行硬件开发。

* 掌握 DC、Memory Compiler、Innovus 等工具使用和 TCL 脚本编写，能够根据时序与面积报告快速迭代设计。

* 掌握 Vivado、Quartus 等工具使用，有一定的 FPGA 硬件调试经验，能够采用 VIO 工具对硬件设计进行调试。

• 软件开发:

* 熟悉 C/C++，CUDA 语言，熟练使用 C 的指针应用及内存管理，C++ 的封装继承多态，STL 常用容器。

* 掌握常用的数据结构（链表、栈、队列、二叉树等），熟练使用排序、贪心、动态规划等算法。

* 会使用常用面向对象设计模式（如单例模式、工厂方法模式）进行开发。

* 了解 python、Matlab、Java、JavaScript 等语言和 Qt5、SpringBoot、Vue3 等框架，能够应用其进行软件开发。

• 代码工具:

* 了解 Linux 系统指令与操作，熟悉 VSCode、Makefile、git 等工具使用。

* 了解 AI 编程，熟悉 claude code 等 AI 工具使用，能够使用 AI 工具开发个人网站。

• 科研技能

• 数据分析: 运用 Matlab、python 等进行数据分析。

• 学术写作: 熟练掌握 Word、 $\text{\LaTeX}$ 进行学术论文写作排版。

• 科研绘图: 熟练运用 PPT、PS、Visio、Origin 等绘图工具。

• 文献管理: 熟练运用 Zotero，Obsidian 进行文献分类、整理、总结。

• 其他技能

• 英语水平: 熟练进行英文文献阅读，能够撰写英文论文，雅思 6.5。

• 图片编辑与调色: 能够应用 Photoshop、Lightroom 进行图片编辑与后期调色处理。
- 🏆 获奖情况
- 2024 年度 CCF CSP 计算机软件能力认证排名前 2.02%

• 2024 年度南京大学研究生学业奖学金一等奖

• 2025 年度南京大学研究生学业奖学金一等奖

• 2025 年度南京大学优秀研究生
- 👤 自我评价
- 具有丰富的项目经验、专利软著撰写经验: 硕士期间带领团队完成 LDPC 编解码器 IP 设计项目两项并成功交付，具有较强的学习能力，动手能力以及解决问题的能力。本人主要研究方向包括数字信号处理中 LDPC 解码器和深度学习硬件加速器设计，旨在通过算法与架构的协同优化来最大化吞吐量和能效。

• 具有学生工作经历: 硕士期间曾担任电子学院宣传部干事，负责电子研究生会公众号的内容编辑与日常维护。具有较好的组织协调和沟通能力。

• 善于学习新技能: 硕士期间能够快速掌握硬件开发与调试工具并完成 IP 设计与交付，能够熟练运用各种软硬件开发工具。